# **EUROPEAN PATENT OFFICE**

## Patent Abstracts of Japan

PUBLICATION NUMBER

PUBLICATION DATE

07319577

08-12-95

APPLICATION DATE

APPLICATION NUMBER

27-05-94

06115034

APPLICANT : NEC CORP;

INVENTOR :

HIRANO YUICHI:

INT.CL.

G06F 1/12 G06F 1/04 G06F 11/18

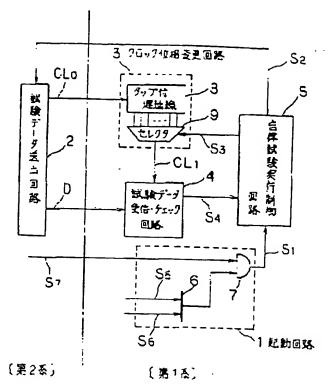
TITLE

: AUTOMATIC CLOCK PHASE

ADJUSTING SYSTEM AND DUPLEX DATA PROCESSOR WITH AUTOMATIC

CLOCK PHASE ADJUSTING

**FUNCTION** 



ABSTRACT :

PURPOSE: To dispense with a dedicated testing machine and test process expenses for phase adjustment by setting a value of clock position selection signal equivalent to an almost center point in a clock phase range as an appropriate clock phase selection signal

CONSTITUTION: An autonomous test execution control circuit 5 asserts a test data sending instruction signal  $S_2$  to another system, and a test data sending circuit 2 of another system sends out test data. The data reception check circuit 4 of its own system performs the reception processing of the test data from another system synchronizing with a clock signal CL<sub>1</sub>, and checks a data error. The autonomous test execution control circuit 5 adds one on a value of clock phase selection signal S<sub>3</sub> when a test result display signal S<sub>4</sub> displays a defective result, and changes the clock phase selected at a selector by prescribed phase difference. In such a way, the value of clock phase selection signal with satisfactory autonomous test result for data reception nearest to the center of the clock phase range is set as the clock phase selection signal S<sub>3</sub>.

COPYRIGHT: (C) JPO

### (19)日本国特許庁 (JP)

# (12) 公開特許公報 (A)

### (11)特許出願公開番号

## 特開平7-319577

(43)公開日 平成7年(1995)12月8日

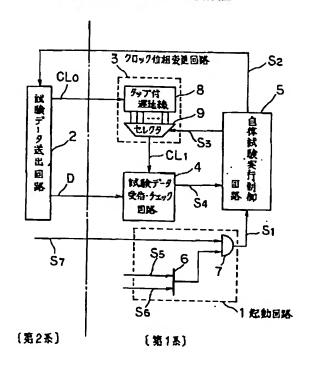
(51) Int.Cl. <sup>6</sup> G 0 6 F 1/12 1/04	識別配号 301 F	<b>庁内整理番号</b>	FI				技術表示箇所
11/18	310 F		G06F				
(21)出願番号	<b>特顧平6-115034</b>				請求項の数5	OL	(全 6 頁)
	1 <del>7 84 7-</del> 0 - 113034		(71)出顧人		237 気株式会社		
(22)出願日	平成6年(1994)5月27日		4-11-1	東京都	港区芝五丁目7都	81号	
			(72)発明者		港区芝五丁目7個	\$1号	日本電気株
			(74)代理人	弁理士	若林 忠		

# (54) 【発明の名称】 クロック位相自動調整方式およびクロック位相自動調整機能付二重化データ処理装置

### (57)【要約】

【目的】 装置を実用に供する前に、人手によるクロック位相の調整を行なう必要がなく、位相調整のために専用の試験機と人手による試験工程費用が不要にでき、経済的に高精度のデータ処理装置を実現する。

【構成】 二重化された各々のCPU間のデータ送受信を行なうバス交差回路において、自系の電源投入またはソフトウェアからの指示により、自律試験の実行を指示し、他系からの試験データを受信し、誤りがあれば受信クロック位相を所定分変化させて、再度他系からの試験データを受信し、データのチェックを行なうことをハード自律で実施し、データ受信良好のクロック位相範囲を自動的に特定し、系間のデータ送受におけるクロック位相を適正に設定する。



1

#### 【特許請求の範囲】

【請求項1】 第1の系と第2の系で成り、バス交差回路を有する二重化データ処理装置におけるクロック位相自動調整方式において、各系は、

自系の電源投入状態を他系に通知し、

他系が電源投入状態にある場合において、自系の電源投入があったとき、またはソフトウェアの指示があったときには、他系に対してクロック信号と試験データの送信を要求し、

他系から送信されたクロック信号に同期して、該他系か 10 ら送信された試験データの受信処理を行い、

受信処理された試験データの誤りをチェックし、誤りがあれば、当該クロック信号の位相を所定の位相差だけ変更し、誤りがなければ当該クロック信号の位相を良好なクロック位相として記憶してその位相を所定の位相差だけ変更する、位相変更処理を行い、

再度、他系に対し試験データの送信を要求し、

他系から送信された試験データを位相が変更されたクロック信号に同期して受信処理し、

以後、位相変更処理、試験データの送信要求、受信処理 20 を繰り返した後、

良好なクロック位相の範囲を特定し、該範囲のほぼ中央 点を適正クロック位相として設定し、

以後は適正クロック位相をもつクロック信号でデータを 処理することを特徴とするクロック位相自動調整方式。

【請求項2】 第1の系と第2の系で成り、バス交差回路を有する二重化データ処理装置において、第1の系と第2の系は、それぞれ、

自律試験を起動する自律試験起動信号を生成する起動手段と、

他系から送信された試験データ送出指示信号に応答して 当該他系に対し、クロック信号と試験データを送出する 試験データ送出手段と、

他系の試験データ送出手段から送信されたクロック信号 とクロック位相選択信号を受信し、該受信したクロック 信号に対してクロック位相選択信号によって選択された 位相差をもつ変更クロック信号を出力するクロック位相 変更手段と、

他系の試験データ送出手段から送出された試験データを 前記変更クロック信号に同期して受信処理し、変更クロ 40 ック信号の不適切に選択された位相に起因して生じた受 信試験データの誤りを検査し、誤りがあった場合には試 験結果不良を表示し、また、誤りがなかった場合には試 験結果良好を表示する試験結果表示信号を生成する試験 データ受信チェック手段と、

自律試験起動信号を入力し、該起動信号が自律試験を起動したときには他系に対して試験データ送出指示信号を送出し、試験結果表示信号を入力してクロック位相選択信号を生成し、試験結果表示信号が試験結果不良を表示したときにはクロック位相選択信号を確定値がは次回したときにはクロック位相選択信号を確定値がは次回し

て出力し、試験結果表示信号が試験結果良好を表示した ときにはその時のクロック位相選択信号値を配憶した後 にクロック位相選択信号を所定値だけ変更して出力する 位相変更処理を行って、他系に対し、再び、試験データ 送出指示信号を送出する自律試験実行制御手段を有し、

自律試験実行制御手段は、自律試験を起動後は試験データ送出指示信号の送出と位相変更処理を繰り返して試験結果良好のクロック位相範囲を特定し、該クロック位相範囲のほぼ中央点に対応するクロック位相選択信号を適正クロック位相選択信号として設定することを特徴とする、クロック位相自動調整機能付二重化データ処理装置

【請求項3】 クロック位相変更手段は、複数のタップを有し、試験データ送出手段から送出されたクロック信号を入力してタップ毎に位相が異なる遅延信号を出力する遅延手段と、クロック位相選択信号に対応して前配遅延信号の1つを選択し、変更クロック信号として出力するセレクタ手段を備えている、請求項2に記載の装置。

【請求項4】 自律試験実行制御手段は、試験データ受信チェック手段が受信試験データの誤りを検出しない変更クロック信号の位相範囲を特定し、その位相範囲の中央点に最も近い位相に対応する変更クロック信号を選択するクロック位相選択信号を適正なクロック位相に対応する適正クロック位相選択信号として設定する、請求項3に記載の装置。

【請求項5】 起動手段は、自系の電源投入を通知する電源投入通知信号と、ソフトウェアの自律試験の起動指示を通知する自律試験起動指示信号とを入力するORゲート手段と、他系の電源投入状態を表示する電源投入状態表示信号と前記ORゲート手段の出力とを入力して自律試験起動信号を出力するANDゲート手段を備えている、請求項2に記載の装置。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は二重化構成のデータ処理 装置に関し、特にバス交差回路におけるクロック位相の 自動調整回路に関する。

[0002]

【従来の技術】従来、高い信頼性が要求され、処理の誤りが許容されないデータ処理装置においては、同一の機能をもつシステムを2つ用意して、同時に同じ処理をやらせて結果の一致を確認するデュアル方式や、一方を他方の故障時の予備とするデュブレクス方式で装置の信頼性をあげることが行われている。このように二重系構造のデータ処理装置においては、特にそれがバス交差回路を含む場合には、バス交差回路中を伝送されるデータが誤りなく処理されるために、データに対する各系のクロックの位相関整が必要である。

信号を生成し、試験結果表示信号が試験結果不良を表示 【0003】特開平4-240920号に、2つのクロ したときにはクロック位相選択信号を所定値だけ変更し 50 ック信号の位相を自動調整するクロック位相自動調整回 路が記載されている。以下、この回路を調整装置1と記 す。この装置は、位相比較器で第1のクロック信号と第 2のクロック信号との位相比較を行い、位相比較器の出 力を平均し、その平均値に対応して第2のクロック信号 の位相を遅延させ、第2のクロック信号の位相を第1の クロック信号の位相に自動調整する。

【0004】また、特開昭58-164011号にはデ 一夕弁別位相自勤調整装置が記載されている。以下、こ の装置を調整装置2と記す。周知のように、デジタル磁 気配録再生の際に、磁気テープと磁気ヘッド間の空気層 10 や、機械部分における加工精度に起因して再生信号に時 間軸方向の変動(位相変動)が生じ、その結果、データ に対する弁別用クロック信号の位相がずれて、データの 弁別に誤りを生じることがある。この誤りを防止するた めに、調整装置2は入力データのほぼ中央でデータを取 り込む (サンプリングする) ように (例えば、弁別用ク ロック信号の前縁でデータを取り込む場合には、弁別用 クロック信号の前縁がデータのほぼ中央に来るよう に)、再生と同時にクロック信号の位相を自動調整す

【0005】このために、弁別用クロック位相は、位相 選択器と弁別器用遅延線によって定められる。位相選択 器は、複数(n個とする)のタップをもつ遅延線(以 下、位相選択用遅延線と記す)と、n個のタップ信号の うちの1つを、選択信号に対応して選択出力するセレク 夕によって構成されている。したがって、位相選択用遅 延線に入力した基準クロック信号は、それぞれのタップ に対応して異なる位相をもつn個のクロック信号として それぞれのタップ上に出力される。セレクタは、選択信 号に対応する位相をもつクロック信号を選択して出力す 30 る.

【0006】弁別器用遅延線は、複数の位相点でデータ を取り込むとき、データの取込み点の位相を定めるため のタップ付遅延線であって、セレクタの出力 c 11、す なわち、選択信号に対応する位相をもつクロック信号が この遅延線に入力される。この調整装置では、データを 3点で取り込むため、遅延線は3つのタップCL1, C L<sub>2</sub> , CL<sub>3</sub> をもち、セレクタの出力 c l<sub>1</sub> , c l<sub>1</sub> が  $\Delta$  t だけ遅延した信号 c  $1_2$  , c  $1_1$  が  $2\Delta$  t だけ遅延 した信号cliがそれぞれタップCLi, CLi, CL 40 s に出力される。位相差 $\Delta$  t は、データのパルス幅の1 $\diagup 2$ より少し小さく定められる。クロック信号c  $1_1$  , cl<sub>2</sub>, cl<sub>3</sub> で同時にデータを取り込み、データ値B ı, B<sub>2</sub>, B<sub>3</sub> を得たとき、a) もし、B<sub>1</sub> = B<sub>2</sub> = B s であれば、弁別用クロック信号 c l 2 は、データを、 ほぽその中央の位相で取り込んだことになる。 b) も し、 $B_1 = B_2 \neq B_3$  であるときには、弁別用クロック 信号 c 12 は、データを、その中央よりも遅れた位相で 取り込んだことになる。c) もし、 $B_1 \neq B_2 = B_3$  で

進んだ位相で取り込んだことになる。したがって、セレ クタの選択信号を自動調節して、b)の場合にはクロッ ク信号 c 1: を前進させ、c) の場合にはクロック信号 c 1: を遅延させることによって、データを、その中央 位相で取り込むように弁別用クロック信号cl2の位相 を調節することができる。このようにして、再生信号が 時間軸方向に変動しても、弁別用クロック信号clュ は、誤りなくデータを取り込むことができる。

[0007]

【発明が解決しようとする課題】上述の従来のクロック 位相自動調整装置のうち、調整装置1は、データに対し てクロック位相を調整する機能を備えていないので、二 **重化された各CPU間のデータ送受信の際に、バス交差** 回路上の受信データを受信クロックの適正な位相で取り 込むために使用することはできないという欠点がある。

【0008】また、調整装置2は、データの入力と並行 してクロック位相の自動調整が行われるので、デジタル 磁気記録再生のように、機械的動作部分を含み、比較的 低速で動作する情報処理装置には有効であるが、全電子 20 的動作により高速で動作する装置に使用することはでき ないという問題点がある。

【0009】そのため、従来の二重化データ処理装置で は、製品個々にクロック位相の調整が必要な場合には、 回路特性と変動要素を考慮した一定範囲の調整規格を設 定し、装置を実用に供する前に、人手によるクロック位 相の調整を行っている。その結果、位相調整のために専 用の試験機と人手による試験工程費用が必要となる。

【0010】本発明の目的は、二重化された各CPU間 のデータ送受信の際に、パス交差回路上の受信データ を、受信クロック信号の適正な位相で処理することがで きるように、製品の出荷前に自動調整することができる クロック位相自動調整機能付二重化情報処理装置を提供 することにある。

[0011]

【課題を解決するための手段】上記の課題を解決するた めに本発明のクロック位相自動調整方式は、第1の系と 第2の系で成り、パス交差回路を有する二重化データ処 理装置におけるクロック位相自動調整方式であって、各 系は、自系の電源投入状態を他系に通知し、他系が電源 投入状態にある場合において、自系の電源投入があった とき、またはソフトウェアの指示があったときには、他 系に対してクロック信号と試験データの送信を要求し、 他系から送信されたクロック信号に同期して、該他系か ら送信された試験データの受信処理を行い、受信処理さ れた試験データの誤りをチェックし、誤りがあれば、当 該クロック信号の位相を所定の位相差だけ変更し、誤り がなければ当該クロック信号の位相を良好なクロック位 相として記憶してその位相を所定の位相差だけ変更す る、位相変更処理を行い、再度、他系に対し試験データ あれば、クロック信号 c l 1 は、データをその中央より 50 の送信を要求し、他系から送信された試験データを位相

5

が変更されたクロック信号に同期して受信処理し、以 後、位相変更処理、試験データの送信要求、受信処理を 繰り返した後、良好なクロック位相の範囲を特定し、該 範囲のほぼ中央点を適正クロック位相として設定し、以 後は適正クロック位相をもつクロック信号でデータを処 理する。

【0012】本発明のクロック位相自動調整機能付二重 化データ処理装置は、第1の系と第2の系で成り、バス 交差回路を有する二重化データ処理装置であって、第1 の系と第2の系は、それぞれ、自律試験を起動する自律 10 試験起動信号を生成する起動手段と、他系から送信され た試験データ送出指示信号に応答して当該他系に対し、 クロック信号と試験データを送出する試験データ送出手 段と、他系の試験データ送出手段から送信されたクロッ ク信号とクロック位相選択信号を受信し、該受信したク ロック信号に対してクロック位相選択信号によって選択 された位相差をもつ変更クロック信号を出力するクロッ ク位相変更手段と、他系の試験データ送出手段から送出 された試験データを前記変更クロック信号に同期して受 信処理し、変更クロック信号の不適切に選択された位相 20 に起因して生じた受信試験データの誤りを検査し、誤り があった場合には試験結果不良を表示し、また、誤りが なかった場合には試験結果良好を表示する試験結果表示 信号を生成する試験データ受信チェック手段と、自律試 験起動信号を入力し、該起動信号が自律試験を起動した ときには他系に対して試験データ送出指示信号を送出 し、試験結果表示信号を入力してクロック位相選択信号 を生成し、試験結果表示信号が試験結果不良を表示した ときにはクロック位相選択信号を所定値だけ変更して出 力し、試験結果表示信号が試験結果良好を表示したとき 30 にはその時のクロック位相選択信号値を記憶した後にク ロック位相選択信号を所定値だけ変更して出力する位相 変更処理を行って、他系に対し、再び、試験データ送出 指示信号を送出する自律試験実行制御手段を有し、自律 試験実行制御手段は、自律試験を起動後は試験データ送 出指示信号の送出と位相変更処理を繰り返して試験結果 良好のクロック位相範囲を特定し、眩クロック位相範囲 のほぼ中央点に対応するクロック位相選択信号を適正ク ロック位相選択信号として設定する。

#### [0013]

【作用】本発明のクロック位相自動調整方式を、クロッ ク信号の前縁で試験データを取り込む (サンプリングす る) 場合について説明する。他系から送信されたクロッ ク信号に同期して当該他系から送信された試験データを 受信する場合に、クロック信号の前縁が試験データのパ ルスから外れていると、試験データを取り込むことがで きず、試験結果に誤りが生じる。また、クロック信号の 前縁が試験データのパルス幅 (パルス持続期間) 内に入 っておれば、誤りがない試験結果(良好な試験結果)を

ば、その試験に用いられたクロック信号の前縁は、試験 データのパルス幅内に入っていたことになる。このとき のクロック位相が「良好なクロック位相」である。

【0014】クロック信号の位相を逐次、変更して試験 データの受信(取り込み)と試験結果の検査を繰り返す と、良好なクロック位相の範囲を特定することができ る。この範囲は、試験データのパルス幅に対応する。 し たがって良好なクロック位相範囲の中央点は、試験デー タのパルス幅の中央点に対応する。それであるから、ク ロック位相を、良好なクロック位相範囲の中央点付近に 設定すれば、他系から送られて来る任意のデータを、そ のパルスの中央点で取り込むことができる。

【0015】このようにして、二重化情報処理装置を実 用に供する前のクロック位相調整を自動的に行うことが できる。本発明のクロック位相自動調整機能付二重化情 報処理装置は、本発明のクロック位相自動調整方式が適 用された二重化情報処理装置である。

[0016]

【実施例】次に、本発明の実施例について図面を参照し て説明する。図1は、本発明のクロック位相自動調整方 式が適用されているクロック位相自動調整機能付二重化 データ処理装置中の、クロック位相自動調整システムの 一実施例の要部を示めす図である。

【0017】本実施例の二重化データ処理装置は、同一 機能をもつ第1系データ処理装置、第2系データ処理装 置(以下、それぞれ第1系、第2系と記す)から成って いる。各系のデータ処理装置は、クロック位相自動調整 システムを備えている。図1には第1系のクロック位相 自動調整に関連する部分のみが図示されている。

【0018】第1系のクロック位相自動調整システム は、起動回路1、図示されていない試験データ送出回路 (図1には、第2系の試験データ送出回路2が示されて いる)、クロック位相変更回路3、試験データ受信・チ エック回路4、自律試験実行制御回路5を備えている。 起動回路1は自律試験を起動する自律試験起動信号Sュ を生成する。試験データ送出回路(第2系)2は、第1 系から送信された試験データ送出指示信号S2 に応答し て第1系に対し、クロック信号CL。と試験データDを 送出する。クロック位相変更回路3は、クロック位相選 40 択信号S』と第2系の試験データ送出回路から送信され たクロック信号CL。を受信し、眩受信したクロック信 号CL。に対してクロック位相選択信号S:によって選 択された位相差をもつ変更クロック信号CLiを出力す る。試験データ受信・チェック回路4は、第2系の試験 データ送出手段2から送出された試験データDを変更ク ロック信号CLiに同期して受信処理し、変更クロック 信号の不適切に選択された位相に起因して生じた受信試 験データの過りを検査し、誤りがあった場合には試験結 果不良を表示し、また、誤りがなかった場合には試験結 得ることができる。したがって、試験結果が良好であれ 50 果良好を表示する試験結果表示信号 S。を生成する。自

律試験実行制御回路5は、自律試験起動信号S:を入力 し、該起動信号 S1 が自律試験を起動したときには第2 系に対して試験データ送出指示信号S2 を送出する。ま た、自律試験実行制御回路5は、試験結果表示信号S。 を入力してクロック位相選択信号S。 を生成し、試験結 果表示信号Saが試験結果不良を表示したときにはクロ ック位相選択信号Ssを所定値だけ変更して出力し、試 験結果表示信号S. が試験結果良好を表示したときには その時のクロック位相選択信号値を記憶した後にクロッ の後、自律試験実行制御回路5は、第2系に対し、再 び、試験データ送出指示信号Szを送出する。上記のよ うに、試験結果表示信号S4 に応答して自律試験実行制 御回路5が実行する、クロック位相選択信号値の変更お よび記憶を、以下の記述で位相変更処理と記す。

【0019】自律試験実行制御回路5は、自律試験を起 動後は試験データ送出指示信号の送出と位相変更処理を 繰り返して試験結果良好のクロック位相範囲を特定し、 該クロック位相範囲のほぼ中央点に対応するクロック位 相選択信号値を適正クロック位相選択信号値として設定 20 な位相差を持つものとなる。 する。

【0020】起動回路1は、ORゲート6とANDゲー ト7を備えている。ORゲート6は、自系の電源投入を 通知する電源投入通知信号S。と、ソフトウェアの自律 試験の起動指示を通知する自律試験起動指示信号S。と を入力し、それらの論理和を生成する。ANDゲート7 は、他系の電源投入を表示する電源投入状態表示信号S , とORゲート6の出力とを入力してそれらの論理積を 生成し、自律試験起動信号Siとして出力する。

【0021】クロック位相変更回路3は、タップ付遅延 30 線8とセレクタ9を備えている。タップ付遅延線8は、 試験データ送出回路2から送信されたクロック信号CL 。を入力し、タップ毎に異なる位相の遅延信号を出力す る。セレクタ9は、クロック位相選択信号S。に対応し て、前記遅延信号のうちの1つを選択し、変更クロック 信号CLiとして出力する。

【0022】次に、本実施例の動作を説明する。

【0023】自系データ処理装置の電源を投入すると電 源投入通知信号S₅がアサートされ、または、ソフトウ エアから自律試験起動指示信号S。が送出されると、他 40 系の電源が投入状態であればアンド回路7の出力である 自律試験起動信号Siがアサートされ、自律試験が開始 される。

【0024】まず、自律試験実行制御回路5は他系に対 して、試験データ送出指示信号Szをアサートする。こ れを受けて、他系の試験データ送出回路2は試験データ を送出する。 自系のデータ受信チェック回路 4 は他系か らの試験データをクロック信号(変更クロック信号)C し」に同期して受信処理し、データ誤りのチェックを行 う。クロック信号CL:の位相が不適切で受信データの 50

処理に誤りが生じた場合は、試験結果表示信号S。に不 良状態を表示する。自律試験実行制御回路5は、試験結 果表示信号S。が不良を表示している場合、クロック位 相選択信号S<sub>3</sub>の値を+1し、セレクタでの選択クロッ ク位相を所定の位相差分変化させる。また、クロック信 号CLiの位相が適切で受信データに誤りが生じなかっ た場合には、試験結果表示信号S。は良好状態を表示す る。自律試験実行制御回路5は、そのときのクロック位 相選択信号を記憶し、クロック位相選択信号の値を変更 ク位相選択信号Ss を所定値だけ変更して出力する。そ 10 してクロック位相を変更する。そこで、自律試験実行制 御回路5は他系に対して、再度、試験データ送出指示信 号S:で送出を指示する。

> 【0025】上記の試験データ送出、データ受信・チェ ック、クロック位相選択変更、を繰り返し、データ受信 の自律試験結果が良好であるクロック位相範囲を特定す る。この結果、自律試験実行制御回路5は上記により得 られた自律試験結果良好であるクロック位相範囲の中心 に最も近傍のクロック位相選択信号の値をクロック位相 選択信号S、に設定し、以降の受信クロック位相は適正

#### [0026]

【発明の効果】以上説明したように本発明は、第2の系 から第1の系への試験データの送出、第1の系における 試験データの受信、チェック、クロック位相選択変更を 繰り返し、データ受信の自律試験結果が良好であるクロ ック位相範囲を特定し、該クロック位相範囲のほぼ、中 央点に該当するクロック位相選択信号の値を、適正クロ ック位相選択信号値として設定することにより、受信ク ロック位相を適正に自動調整することができ、それによ って、装置を実用に供する前に、人手によるクロック位 相の調整を行う必要がなく、位相調整のために専用の試 験機と人手による試験工程費用が不要にでき、経済的に 高精度のデータ処理装置が実現できる効果がある。

### 【図面の簡単な説明】

【図1】本発明の一実施例のブロック図である。 【符号の説明】

- 1 起動回路
- 試験データ送出回路
- 3 クロック位相変更回路
- 4 試験データ受信・チェック回路
- 5 自律試験実行制御回路
- ORゲート 6
- 7 ANDゲート
- 8 タップ付遅延線
- 9 セレクタ
- Sı 自律試験起動信号
- Sı 試験データ送出指示信号
- Sı クロック位相選択信号
- Sı 試験結果表示信号
- Sı 電源投入表示信号

10

S。 自律試験起動指示信号

S, 電源投入状態表示信号

CL。 クロック信号

÷ · ·

CL1 変更クロック信号

D 試験データ

【図1】

